

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-188983

(43)Date of publication of application : 04.08.1988

(51)Int.Cl.

H01S 3/18  
H01L 33/00

(21)Application number : 62-019666

(71)Applicant : RICOH CO LTD  
RICOH RES INST OF GEN ELECTRON

(22)Date of filing : 31.01.1987

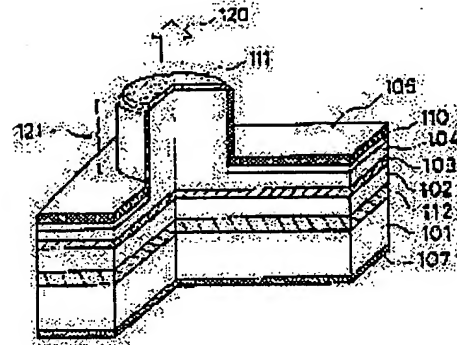
(72)Inventor : SATO SHIRO

## (54) SEMICONDUCTOR LIGHT EMITTING DEVICE

## (57)Abstract:

PURPOSE: To confine effectively emitted lights and obtain a semiconductor light emitting element as well as a semiconductor laser which have an improved light emitting power level by preparing a protruding part that rises vertically on a substrate, thereby forming electrodes on the side plane of the protruding part and on a plane that is extending in parallel with the substrate from a lower part of the protruding part.

CONSTITUTION: Almost a cylindrical protruding part 121 is formed in the vertical direction to a substrate at an upper clad layer 104 consisting of the second conductivity type semiconductor layer and an upper reflecting mirror 111 that plays a role of the reflecting mirror to a light moving up and down inside an element is formed at the top of the protruding part. An electrically insulating layer 110 is laminated at a plane that is substantially in parallel with the substrate 101 from a lower part of the protruding part 121 and a P-side electrode 106 is formed at an upper part of the electrically insulating layer 110 as well as at the side plane of the protruding part 121 and then an N-side electrode 107 is formed at the rear of the substrate 101. When this device causes an electric current to flow between the above two electrodes, a light emitting at an emitting layer is confined in the horizontal direction to the substrate and it improves the emitting efficiency. In this way, a light power generated at a light emitting region is taken out as an improved light emitting power in the vertical direction to the substrate.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## ⑫ 公開特許公報(A)

昭63-188983

⑤ Int. Cl.

H 01 S 3/18  
H 01 L 33/00

識別記号

庁内整理番号

7377-5F  
7733-5F

⑬ 公開 昭和63年(1988)8月4日

審査請求 未請求 発明の数 1 (全8頁)

⑭ 発明の名称 半導体発光装置

⑮ 特 願 昭62-19666

⑯ 出 願 昭62(1987)1月31日

⑰ 発 明 者 佐 藤 史 朗 宮城県柴田郡柴田町大字中名生字神明堂3-1 リコー応  
用電子研究所株式会社内  
⑱ 出 願 人 株 式 会 社 リ コ ー 東京都大田区中馬込1丁目3番6号  
⑲ 出 願 人 リコー応用電子研究所 宮城県柴田郡柴田町大字中名生字神明堂3-1  
株式会社  
⑳ 代 理 人 弁理士 香取 孝雄 外1名

## 明 細 書

## 1. 発明の名称

半導体発光装置

## 2. 特許請求の範囲

## 1. 半導体基板と、

該半導体基板に形成され、該基板の主表面に対して実質的に垂直な方向に発光を生じる発光層と、

該発光層に電流を注入する電極とを有する半導体発光装置において、

該装置は、前記基板上に前記主表面に対して実質的に垂直な方向に突出した突起部を有し、

前記電極は、該突起部の側面の上と該突起部の下部から前記基板に対して実質的に平行に延在した面の上とに形成されていることを特徴とする半導体発光装置、

## 3. 発明の詳細な説明

## 技術分野

本発明は半導体発光装置に関し、装置内で発光した光を基板に対し垂直に取り出すことのできる

半導体発光装置に関する。

## 従来技術

従来、例えば発光した光を基板に対し垂直に取り出す面発光半導体レーザの場合、活性層はその上下をクラッド層にはさま込まれるように形成され、発光部が誘電体または金属からなる二つの反射膜によってはさま込まれるよう形成されており、その二つの反射膜で共振器を構成することにより、発光部で発光した光を閉じ込め利得を得ていた。また基板には穴が形成されており、電極は、基板の一方の主面の基層側とは反対の基板裏面側の穴の周囲に円形電極が配置され、基板裏面側の穴の周囲に円形電極が配置されており、電極間に電流を流すことにより発光部に集中させ、レーザ出力を基板に対して垂直な方向に取り出していた。

この従来提案されている構造では、発光領域への電流注入が、基板に形成された穴の周囲に配置されている円形電極と基板裏面の円形電極の間で行なわれるが、電流を微小域に集中させることができないため、電流注入効率が向上せず、発光効

率の向上が望めなかった。また製作の面においても従来の構造では、基板表面と基板裏面の位置を対応させて電極、反射層、および穴を形成しなければならないため、それぞれの位置整合が困難であった。穴はクラッド層に達するように形成されるため、例えば基板の厚さが約  $100\mu\text{m}$  に対して穴自体の直径が約  $100\mu\text{m}$  というように大きなものとなり、高密度のアレイ状にすることができないという問題があった。強度面についてもこの装置では基板に穴を形成することから、装置の厚さが薄い場所と約数  $10\mu\text{m}$  ～ 数  $100\mu\text{m}$  となり、強度が弱いという問題が生じていた。さらに、従来の構造では、基板に対して横方向での光の閉じ込めが行なわれていないため、光の閉じ込めの効果が小さくなり、しきい値電流を低下させることができないという欠点があった。

#### 目 的

本発明はこのような従来技術の欠点を解消し、注入電流と発光した光の有効な閉じ込めが可能で、発光出力の高い半導体発光素子および半導体

層には、基板の主要面側、つまり各層の積層側に基板に対して垂直な方向にほぼ円筒状の突起部が形成されおり、突起部の最上部には素子内部を上下に進行する光に対する反射鏡の役割をする上部反射鏡が形成されている。

突起部の下部から基板に実質的に平行な面、つまり突起部以外の第2導電型の半導体クラッド層上には、電気絶縁層が積層されている。また、

p側電極が電気絶縁層の上部と突起部の側面に形成され、n側電極が基板裏面、つまり各層の積層側と反対側の基板面に形成されている。

下部反射層を構成している2種類の半導体層のそれぞれの厚さは、生じる発光の媒質内波長の  $1/4$  に実質的に等しい。活性層の厚さは、キャリアの有効拡散長を考慮すると約  $0.1 \sim 4\mu\text{m}$  程度が適当である。下部クラッド層および上部クラッド層を構成する半導体層は、活性層を構成する半導体層よりも広い禁帯幅になっている。

前述した突起部は上部クラッド層に形成されているが、上部クラッド層の上部に、上部クラッド

レーザを提供することを目的とする。

#### 構 成

本発明は上記の目的を達成させるため、半導体基板と、半導体基板に形成され、基板の主要面に対して実質的に垂直な方向に発光を生じる発光層と、発光層に電流を注入する電極とを有する半導体発光装置において、基板上に主要面に対して実質的に垂直な方向に突出した突起部を有し、電極は、突起部の側面の上と突起部の下部から基板に対して実質的に平行に延在した面の上とに形成されていることを特徴としたものである。以下、本発明の実施例に基づいて具体的に説明する。

本発明は、第1導電型半導体基板の上に第1導電型の屈折率の異なる2種類の半導体層を交互に積層した下部反射層が積層され、下部反射層の上に第1導電型の半導体層からなる下部クラッド層が積層されている。第1導電型半導体の下部クラッド層の上に半導体活性層が積層され、さらにその上に第2導電型の半導体層からなる上部クラッド層が積層されている。また、上部クラッド

層とは異なる組成を持ち発光に対して透明な第2導電型の半導体挿入層を積層し、この半導体挿入層に突起部を形成させてもよく、また突起部の内部に上部クラッド層と半導体挿入層を形成させるように構成してもよい。なお、突起部の形成は、例えば塩素または塩素ガス等を使用したドライエッチングにより行なうことができる。

以上の構造を有することにより、p側電極とn側電極の電極間に電流を流した場合に、突起部の下部に形成されている発光層内で発光を生じ、生じた光は上部反射層と下部反射層によって構成された共振器で利得を生じ、突起部の最上部から基板に対してほぼ垂直の方向にレーザ出力として取り出すことができる。

また、上部に形成されているp側電極は、電気絶縁層の上部と突起部の側面に形成されているため、その電極面積は、電極が活性層に対し平行な部分だけに形成されている場合、つまり突起部のない場合に比べると活性層内の発光域に対し、相対的に大きな電極面積を取ることができる。した

がって、活性層内の発光域を広げずに注入電流を多くすることができ、電流の注入効率を著しく向上させることができる。

さらに、この構造によれば、上部クラッド層の突起部のほぼ真下に当たる部分と、それ以外の部分における有効屈折率を比較した場合、後者では上部クラッド層の表面と活性層との距離が小さいために前者に比べ相対的に発光に対する損失が大きくなり、有効屈折率が小さくなる。したがって、コア部である発光層では発光した光が基板に対して水平方向に閉じ込められ発光効率が向上し、その結果、しきい値電流の低下が可能となる。

突起部は、その断面積を変化させることができ、断面積の変化によって発光域の面積を変化させることができるため、高密度な一次元アレイあるいは二次元アレイ状に製作することが可能である。装置の強度面においても本発明によれば、基板に穴を開ける必要がなく、素子の厚さを十分にとれるため、機械的強度が高い。

う) 108 が形成され、基板101の裏面、つまり各層の積層側と反対側の基板面には、金-ゲルマニウム(Au-Ge)等からなるn側金属電極層(以下n側電極という)107が形成されている。

上部反射層111は、例えば金等の金属を用いることができ、また、例えば酸化アルミニウム、アモルファスシリコン、酸化チタン、酸化シリコン、窒化シリコンまたは酸化亜鉛等の誘電体を使用することもできる。誘電体を使用する場合、例示した誘電体の二種類を交互に積層した多層膜を使用することができ、その膜の各層の層厚は、発光の誘電体膜内での媒質内波長の $1/4$ に実質的に等しくなるように形成する。この多層膜の場合、多層膜の層数を変えることにより、屈折率を変化させることができる。

下部反射層112は、第2図に拡大して示したように、n型GaAsあるいはn型AlGaAsからなる層113と、層113よりも禁制帯幅の狭いn型AlGaAsあるいはn型AlAsからなる層114を交互に積層した構造からなっている。それぞれの層の層厚は、それ

第1図には本発明による半導体発光装置の一実施例の断面斜視図が示されている。

n型ガリウム・砒素(GaAs)基板101の上に屈折率の異なる2種類の半導体層を交互に積層した下部反射層112が積層され、下部反射層112の上にn型アルミニウム・ガリウム・砒素(AlGaAs)クラッド層102が積層され、n型AlGaAsクラッド層102の上にはGaAs活性層103が積層され、さらにその上にp型AlGaAsクラッド層104が積層されている。上部クラッド層104には、基板101の主要面側、つまり各層の積層側に基板101に対して垂直な方向にほぼ円筒状の突起部121が形成されており、突起部121の最上部には上部反射層111が形成されている。突起部121の下部から基板101に実質的に平行な面、つまり121突起部以外の上部クラッド層104の上には、酸化シリコンあるいは窒化シリコンからなる電気絶縁層110が積層されている。また、電気絶縁層110の上部と突起部121の側面には、金-亜鉛(Au-Zn)等からなるp側金属電極層(以下p側電極とい

それの半導体層内での発光の媒質内波長にみなした値の $1/4$ に実質的に等しい。

p側電極108とn側電極108の両電極に電流を流すことにより、その電流は突起部121のほぼ真下に形成されている活性層103内に注入され、そこで発光を生じる。発光した光は、上下に進行して上部反射層111と下部反射層112によって構成された共振器で反射されて利得を生じ、上部反射層111の反射率を下部反射層112の反射率よりも小さくすることによってレーザ出力120を基板101に対して垂直上方に取り出すことができる。

なお、本実施例の装置において、上部反射層111あるいは下部反射層112の一方または両方を形成しない、つまり共振構造を有しないことによりレーザ動作をしない例えば、高出力発光ダイオード等の発光装置とすることができる。

第3図には、第1図に示されている実施例における上部反射層111に、下部反射層112と同様の

構造(第2図参照)を用いた半導体多層膜を使用した場合の例が示されている。

この例では、上部反射層111の層数を下部反射層112の層数よりも少なくするとにより、上部反射層111の反射率を下げることができ、光出力を基板101に対して垂直上方に取り出すことができる。

第4図には、本発明を適用した他の例が示されている。

この実施例では、p型AlGaAsクラッド層104の上にクラッド層104よりもAl組成の少ないp型AlGaAs挿入層115が形成され、p型AlGaAs挿入層115の最上部に上部反射層111が形成されている。この構造における突起部121は、p型AlGaAs挿入層により形成されている。

この例によれば、p型AlGaAs挿入層115が形成されたことにより突起部121の側面に形成されたp側電極108のオーミック特性や接触抵抗のより一層の改善が可能となり、電流注入効率を向上させることができる。

の低下が可能となる。

第3図には、第1図に示されている実施例における突起部121の側面にP<sup>+</sup>領域105が形成されている例が示されている。P<sup>+</sup>領域105は、不純物の亜鉛(Zn)を拡散することによって形成される。また、その領域は突起内部だけに形成されており、突起部121の下部から基板101に実質的に平行な面、つまり突起部121以外のクラッド層104内には形成されていない。

この例によれば、P<sup>+</sup>領域105が突起部121の側面に形成され、しかもp側電極108はP<sup>+</sup>領域105に接して形成することができるため、p側電極108のオーミック特性や接触抵抗の改善が可能となり、電流注入効率を向上させることができる。

第7図には、基板101の主要面側、つまり各層の積層側に基板101に対して垂直な方向に形成されている突起部121が、基板101に対して垂直ではなくある角度をもって傾斜して形成された例が示されている。この実施例では図に示されている

第5図には、本発明を適用した他の例が示されている。

この例では、p型AlGaAsクラッド層104の上にp型AlGaAsからなる電流ブロック層116が積層され、電流ブロック層116の上に第4図に示されている実施例と同様のp型AlGaAs挿入層115が積層されp型AlGaAs挿入層115の最上部に上部反射層111が形成されている。また、電流ブロック層116は、突起部121に対応する部分、つまり、突起部のほぼ真下の活性層103内の発光域に対応する部分にクラッド層104に達する穴122が形成されている。なお、この例においても突起部121は、第4図に示されている実施例と同様、p型AlGaAs挿入層115によって形成されている。

この実施例によれば、p側電極108とn側電極106の両電極に電流を流した場合、電流は電流ブロック層116に形成された穴122によって狭められ、活性層103の微小発光域に注入される。したがって、電流注入効率が向上し、しきい値電流

のように、突起部121の上部が狭く、下部が広くなるように傾斜して形成されている。

本実施例によれば、突起部121側面が傾斜しているため、ドライエッチングの手法によって突起部121を形成する場合、基板101に対して垂直に形成する場合に比べ、突起部121側面の平滑化や電極の装着が容易に行なえるといった製作上の利点がある。また、側面に形成されたp側電極108のオーミック特性や接触抵抗のより一層の改善が可能となり、しかも電流注入効率を向上させることができる。垂直に形成した場合と同様の光出力を得ることができる。また、突起部121の側面が平滑なため、装置自体の信頼性が向上する。

第8図には、本発明を適用した他の実施例が示されている。

この実施例では、p型AlGaAsクラッド層104の上にp型GaAsからなるp型GaAs電極層118が積層されており、そのほぼ中心にクラッド層104に達する穴123が形成されている。つまり、突起部121最上部の内輪部周辺に同心円状になるよ

うに形成されている。また、上部反射層111はp型GaAs電極層118に形成されている穴123を埋設する状態で形成されている。

p側電極106は、電気絶縁層110の上部と突起部121の側面だけでなく、図に示されているように突起部121の上部の平坦部にも形成されおり、しかもp型GaAs電極層118の上にだけ形成されている。

なお、上部反射層111は、第2図に示したような半導体多層膜を使用することもでき、この場合における膜の伝導型はn型以外のものでもよい。

本実施例によれば、p側電極106がp型AlGaAsの上に直接形成せずp型GaAs層の上に形成することができるため、p側電極106のオーミック特性や接触抵抗を改善することができ、電流注入効率および発光効率を向上させることができる。

第9図は、以上に示したの本発明による半導体発光装置を二次元アレー状にした場合の例が示されている。また、一次元アレー状に構成してもよい。このように一次元あるいは二次元アレー状に

また、以上の実施例の第2図～第8図に示された実施例は、それぞれ他の実施例に適用することができる。

基板101は、GaAs以外にInP、GaP、GeAsP、カドミウム・テルリウム(CdTe)、ZnSeまたはZnS等を使用することができる。

活性層103は、GaAs以外にAlGaAs、アルミニウム・ガリウム・インジウム・リン(AlGaInP)、GaInPまたはAlGaInPを使用することができる。AlGaAsを使用した場合は、クラッド層として活性層103に使用するAlGaAsはよりも禁制帯幅の広いAlGaAsを使用し、GaInAsPを使用した場合には、クラッド層としてインジウム・リン(InP)または活性層103に使用するGaInAsPよりも禁制帯幅の広いGaInAsPを使用し、GaInPまたはAlGaInPを使用した場合には、クラッド層として活性層103に使用するAlGaInPよりも禁制帯幅の広いAlGaInPを使用すればよい。

活性層103としては、この他ガリウム・砒素・リン(GaAsP)、ガリウム・リン(GaP)、窒化ガ

ルウム(GaN)、亜鉛・セレン(ZnSe)、碲化亜鉛(ZnS)、鉛・スズ・テルリウム(PbSnTe)または碲化鉛・セレン(PbSSe)等を使用することができる。

なお、以上の実施例の活性層103は例えば、GaAsとAlGaAs、またはAlGaAsとAl組成の異なるAlGaAs等2種類の半導体層を交互に積層し、それぞれの層厚を30nm以下とする量子井戸構造にすることができる。このような構造にすることによって、しきい値電流を低下させることができ、発光出力の短波長化が可能になる。

以上の実施例のうち第6図に示された実施例以外の実施例において、n側金属電極層107をp側金属電極層に、n型半導体である基板101をp型半導体に、下部反射層112をp型半導体の多層膜に、n型AlGaAsクラッド層102をp型半導体に、p型AlGaAsクラッド層104をn型半導体に、p側金属電極層108をn側金属電極層に、p型AlGaAs挿入層115をn型半導体に、n型AlGaAsからなる電流ブロック層116をp型半導体に、p型GaAs電極層118をn型半導体にして使用することができる。

リウム(GaN)、亜鉛・セレン(ZnSe)、碲化亜鉛(ZnS)、鉛・スズ・テルリウム(PbSnTe)または碲化鉛・セレン(PbSSe)等を使用することができる。

また、以上の各実施例における突起部121の横断面はほぼ円形に形成されているが、円形に限らず方形や多角形に形成してもよい。

参考のため、面発光半導体レーザとして従来提案されているものの例が第10図に示されている。

第10図に示されているように、活性層4がクラッド層3およびクラッド層5によって上下にはさま込まれるように形成されている。発光部10は、誘電体または金属からなる反射膜8と反射膜9によってはさま込まれるよう形成され、反射膜8と反射膜9で共振器を構成することにより、発光部10で発光した光を閉じ込め利得を得ている。電極は、基板8の一方の主面の積層側とは反対の基板裏面側に円形電極7が配置され、基板表面に円形電極1が配置されている。電極間に電流を流すことにより発光部10に集中させ、レーザ出

力を基板 6 に対して垂直な方向に取り出している。

この従来提案されている構造では、発光領域 10 への電流注入が、基板 6 に形成された穴 13 の周囲に配置されている円形電極 7 と基板表面の円形電極 1 の間で行なわれ、電流は図中に示されている矢印 12 ように流れるため、微小域に電流を集中させることができない。したがって、電流注入効率は向上せず、発光効率の向上が望めない。

またこの構造では、基板表面と基板裏面の位置を対応させて電極 1、反射層 8、および穴 13 を形成しなければならないため、製作する上でそれぞれの位置調整が困難である。穴 13 は、クラッド層 5 に通するように厚さが約  $100\mu\text{m}$  程度の基板 6 に形成するため、穴 13 が大きなものとなりその直径は  $100\mu\text{m}$  以上になるため、高密度のアレイ上にすることができない。強度面についてもこの装置では基板 6 に穴 13 を形成することから、装置自身の厚さが約  $10\sim 100\mu\text{m}$  になるため強度が弱いという問題が生じる。

いはレーザを製作することができる。

#### 効 果

本発明によれば、半導体発光装置に半導体基板の主要面に対して実質的に垂直な方向に突起部を有し、電極の一方が該突起部の側面の上と該突起部の下部から前記基板に対して実質的に平行に延在した面の上に形成されているため、二つの電極間に電流を流した場合に、発光層で発光した光が基板に対して水平方向に閉じ込められ発光効率が向上する。

したがって、発光領域において生じた光出力を高い発光出力として基板に対し垂直方向に取り出すことができる。

#### 4. 図面の簡単な説明

第 1 図は本発明による半導体発光装置の一実施例を部分的に示す断面斜視図。

第 2 図は、第 1 図に示す実施例の下部反射層の積層構造の一例を示す拡大断面図。

しかし、以上の実施例に示された本発明の装置は、その基板と反対側に突起部が形成され、p 側電極が基板に平行な上部面と突起部の側面に形成されている構造を有しているため、p 側電極は従来装置に比べその電極面積が大きくなり、活性層内の発光域を広げずに注入電流を多くすることができ、電流の注入効率を著しく向上させることができる。

しかも、この構造によれば、上部クラッド層の突起部のほぼ真下にあたる部分と、それ以外の部分における有効屈折率を比較した場合、後者では上部クラッド層の表面と活性層との距離が小さいために前者に比べ相対的に発光に対する損失が大きくなり、有効屈折率が小さくなるため、コア部である発光層で発光した光が基板に対して水平方向に閉じ込められ発光効率が向上し、その結果、しきい値電流の低下が可能となる。また、基板に穴を開ける必要がなく、素子の厚さを十分にとれるため、製作面からみても高密度アレイが可能であり、しかも素子強度の高い半導体発光素子ある

第 3 図～第 8 図は本発明による半導体発光装置の他の実施例を示す断面図。

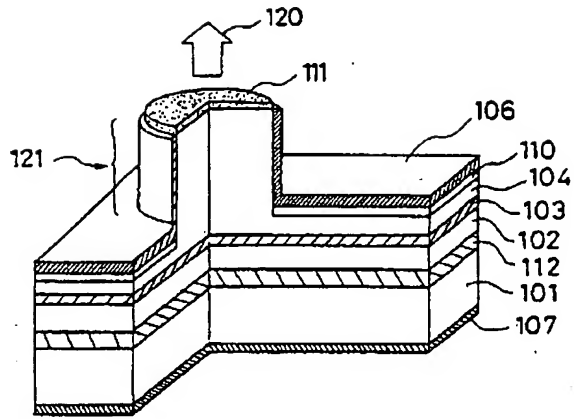
第 9 図は本発明による半導体発光装置を二次元アレー状にした場合の一実施例を示す斜視図。

第 10 図は従来技術による半導体発光装置の例を示す断面図である。

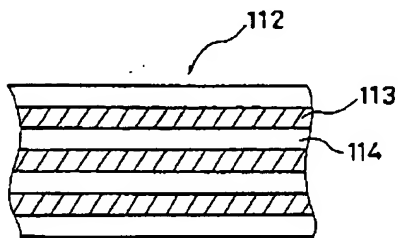
#### 主要部分の符号の説明

101	基板
102	n 型クラッド層
103	活性層
104	p 型クラッド層
105	p <sup>+</sup> 領域
106	p 側電極
107	n 側電極
108	発光領域
110	電氣的絶縁層
111	上部反射層
112	下部反射層
121	突起部

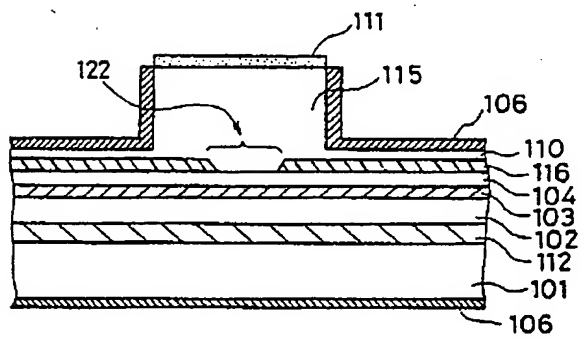
第 1 図



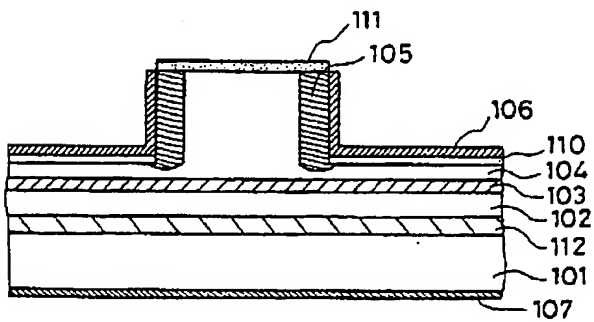
第 2 図



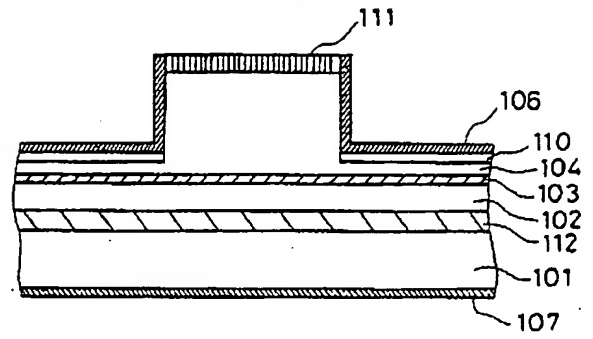
第 5 図



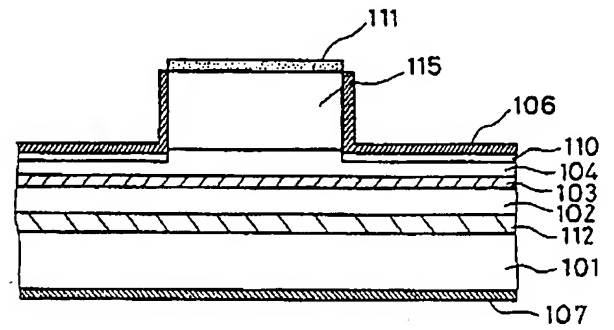
第 6 図



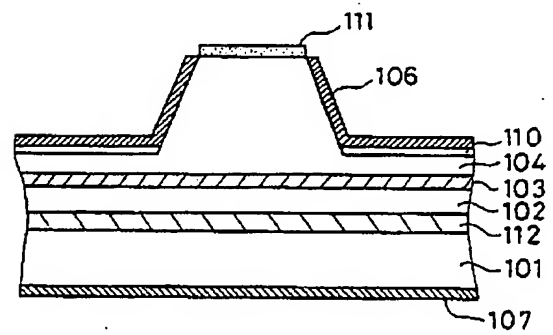
第 3 図



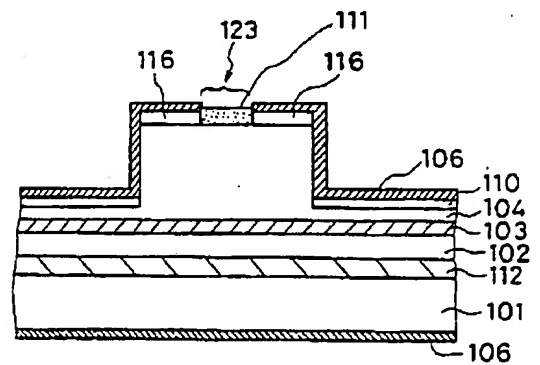
第 4 図



第 7 図

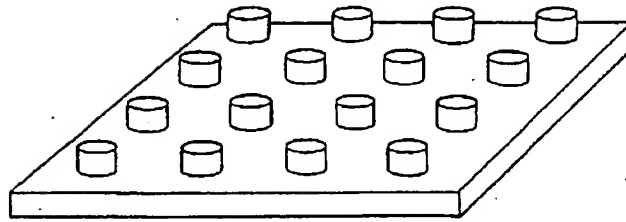


第 8 図





第 9 図



第 10 図

